

第5節 高速伝送基板のパターン設計と伝送損失低減

はじめに

高周波成分を含む電気信号がプリント配線板の信号配線を伝搬するとき、インピーダンス不連続点における反射やプレーン共振の励起が生じると、信号が減衰してうまく伝わらない。このような伝送損失が起こらないようにプリント配線板のパターン設計を行う必要がある。伝送損失低減を目的としたプリント配線板用材料を使用することも可能であり、適切なパターン設計と組み合わせることにより、その効果を発揮する。本節では、ドライバーとレシーバーが1対1の場合の信号配線を対象として、パターン設計と伝送損失低減について述べる。

1. 伝送損失

プリント配線板の信号配線の伝送損失は、表皮効果に起因する周波数の平方根に比例する導体損と、周波数に比例する誘電損の和からなり、長さ按比例して増加する¹⁾。低周波では前者が支配的だが、およそ3 GHzで両者が同程度になり、高周波では後者が支配的になる。導体損を低減するにはパターン設計の観点では配線幅を幅広く、厚くする方法があるが、これは特性インピーダンスの指定値を考慮して行われる必要がある。材質面では、ロープロファイル銅はくと呼ばれる、電解銅はくの中でもマット面の凹凸の少ないものを選択する方法がある²⁾。この凹凸の高低差は表面粗さと呼ばれ、通常の銅はくでは4~5 μmあり、ロープロファイル銅はくでは3 μm未満となる。誘電損は材質に依存し、その低減には絶縁層の低誘電正接化が最も効果的であり、低誘電率化も有効である。一般的なFR-4材料では、比誘電率は4.5、誘電正接は0.02程度であるのに対し、低損失を意図した絶縁層材料の一例として比誘電率3.7、誘電正接0.002等が一般的に利用されている。

これに伝送線路内のインピーダンス不連続点における反射や共振による損失、およびプレーン共振による損失が加わる。インピーダンス不連続による損失は、不連続点間の距離に応じ、1/2波長共振や1/4波長共振の周波数を極大点とする周期的な損失となる。スルーホールにおける特性インピーダンスが配線よりも低いインピーダンス不連続点がある場合の伝送損失を図1に示す。

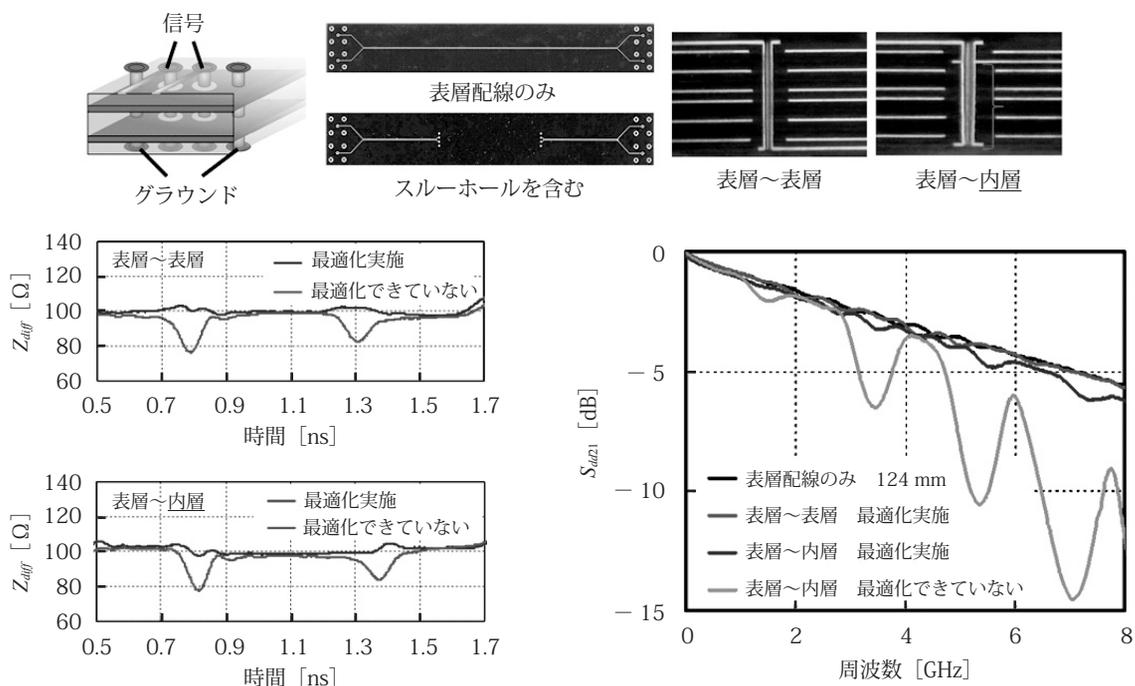


図1 インピーダンス不連続による周期的な伝送損失の発生

インピーダンス不連続点がない場合に比して、周期的な損失が発生していることがわかる。なお、伝送損失は0が最小で正の値をとり、値が大きいほど伝送損失が大きいことを表すが、本稿では、これとは符号が逆で負の値をとる S_{21} や S_{d21} を伝送損失の尺度として用いることにする。0 dBは無損失であり、絶対値として大きいほど伝送損失が大きいことを表す。

2. 特性インピーダンスコントロール

ドライバーやレシーバーの内部抵抗によって、これらを接続する信号配線の特性インピーダンスが決定される。伝送規格によっては特性インピーダンスが決まっているものがある。例えば、業務用放送機器等に用いられるシリアル・デジタル・インタフェース規格では、特性インピーダンスは 75Ω である。なお、高速信号用の信号配線では、特性インピーダンスとして $50\sim 75\Omega$ が選ばれることが多い。

プリント配線板の信号配線について、単位長さ当たりのキャパシタンスを C 、インダクタンスを L とするとき、特性インピーダンス (Z_0) は $Z_0 = \sqrt{L/C}$ である。図2にマイクロストリップ (片面にべたプレーンがある外層配線) とストリップライン (べたプレーンに上下を覆われた内層配線) の断面構造と、それぞれに対する特性インピーダンスの近似式を示す。以上より、配線幅が一定の場合、絶縁層厚みが増加すると特性インピーダンスは増加する。絶縁層厚みが一定の場合、配線幅の増加に伴い特性インピーダンスは低下する。絶縁層厚みと配線幅がともに一定の場合、絶縁層の比誘電率が増加すると特性インピーダンスは低下する。変動幅が特性インピーダンスに与える影響としては、絶縁層厚みが最も大きく、次いで配線幅、比誘電率の順となる。

さて、ドライバーとレシーバーの半導体同士を接続する信号線の本数は一定のまま、単位時間当たりに伝搬するデータ量を増加させる場合、1ビット当たりの時間は短くなる。これを信号伝送の高速化という³⁾。高速信号伝送では、ビットの伝送に2つの信号を対にして用いることが多く、この様子を図3に示す。これを差動信号伝送という。2本の配線を伝搬する信号の状態としては、この図に示すように、逆相のオッドモードと、同相のイーブンモードがある。一般に高速差動伝送ではオッドモードが使われ、これが伝播する配線対の特性インピーダンスは差動インピーダンスと呼ばれる。差動インピーダンスはドライバーとレシーバーの内部抵抗や伝送規格によって決まり、 100Ω 程度が選ばれることが多い。図4に配線対の断面構造と、差動インピーダンス (Z_{diff}) の近似式を示す。前記の信号配線1本の特性インピーダンスはシングルエンド・インピーダンスと呼ばれることがある。これに比べて、差動インピーダンスの場合は、配線同士の間隙が要素として加わっていることが分かる。配線幅一定の場合、間隙が狭くなるほど、差動インピーダンスは低下する。配線対が狭ピッチ化しても差動インピーダンスを一定に維持しようとする、配線幅を細くする必要がある。これは、導体損の増加の原因となるが、インピーダンス不連続による信号反射と、これによる伝送損失の増加を防ぐための対処方法となる。

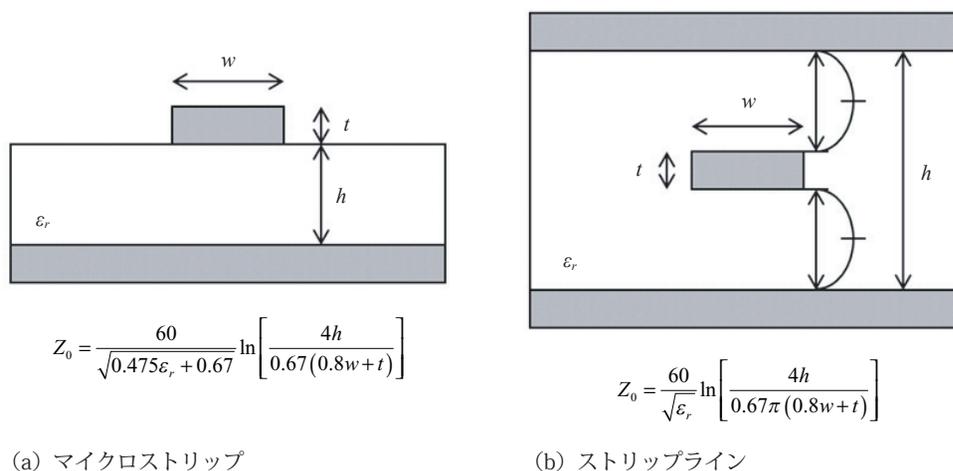


図2 シングルエンド配線の断面構造と特性インピーダンス計算式

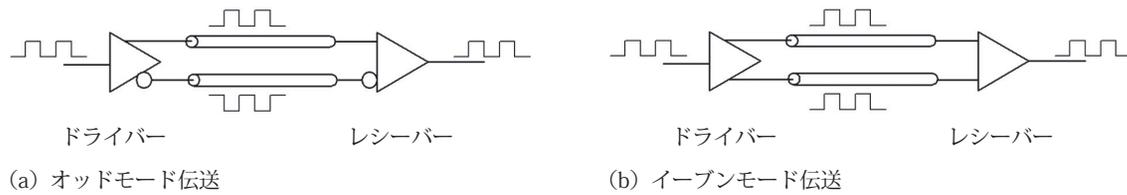


図3 差動信号伝送

イーブンモードが伝搬する際の配線対の特性インピーダンスがコモンモード・インピーダンスである。配線対の特性インピーダンスは、これに伝搬する差動信号の状態によって、差動インピーダンスとコモンモード・インピーダンスがある。コモンモード・インピーダンスの最小値は、差動インピーダンスの1/4である。このとき、配線同士の結合は無い。差動インピーダンスが一定の場合、コモンモード・インピーダンスが高いほど、配線同士の電気的な結合が高いことを示す。

3. 信号配線の設計

半導体やコネクタを接続する伝送路のうち、プリント配線板を平面方向に接続する導体を信号配線または単に配線と呼ぶ。プリント配線板の表層や内層に配置され、特に高速な信号が伝播するものについては、できるだけ隣接する層にベタプレーンを配置する。ベタプレーンはグラウンドまたは電源電位である。信号配線とベタプレーンが対になった部分の断面構造が図2や図4である。この構造や寸法によって特性インピーダンスが決まる。ベタプレーンは基準面やリファレンスプレーンとも呼ばれる。

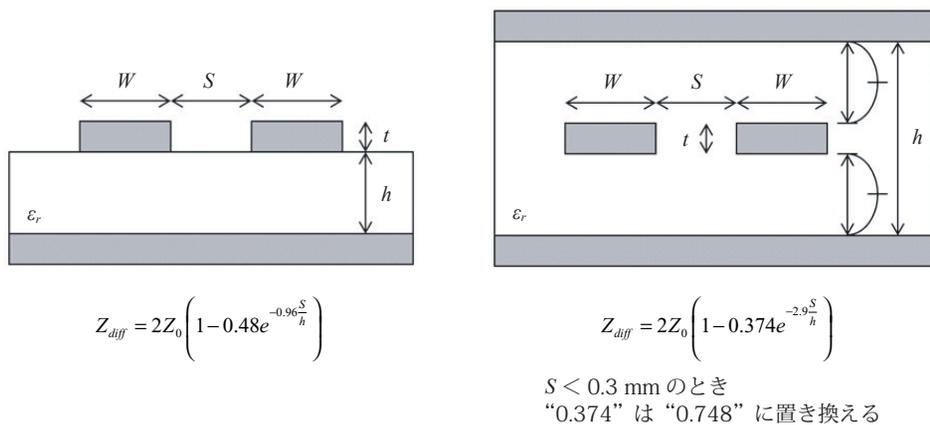


図4 差動配線の断面構造と差動インピーダンス計算式 (Z₀は図2に対応)

配線への電気信号の伝搬に伴い、近傍の導体に戻り電流が生じる。伝搬信号と戻り電流は対をなすものである。信号伝搬に伴う戻り電流の経路のことをリターンパスと呼ぶ。これを確保することは、安定な信号伝送や放射ノイズ抑制のために重要であり、換言すればリターンパス不連続は伝送損失や放射ノイズの原因となる。リファレンスプレーンには、ビアとの導通を避けるためのクリアランスホールが設けられる。このクリアランスホール同士がつながるとスロットとなり、このスロットを横断するように別の層の配線が配置されるとリターンパスの妨げとなる。これを避けるため、クリアランスホールのサイズを調整する必要がある。具体的には、1 mm ピッチ BGA (ボール・グリッド・アレイ) の搭載部位の場合、クリアランスホールの直径は 0.9 mm にすると良い。

また、リファレンスプレーンはグラウンド (略称 GND) など同一の電位で層全体を占める場合だけでなく、1つの層で複数の電源電位を賄う場合がある。この場合、複数の電源が存在できるように、ベタプレーンにスリットが設けられ

る。このスリットを別の層の配線が横断すると、配線への信号伝搬に伴うリターンパスがスリットで分断され、インピーダンス不連続による反射やプレーン共振の励起により伝送損失が増加することがある。また、プレーン共振は放射の原因になる。この対策としては、スリット横断が生じないように、べたプレーンや配線の設計を変更する、配線に隣接する電源電位のべたプレーンに GND 電位のプレーンの領域を設ける（図 5 参照）等の方法がある。

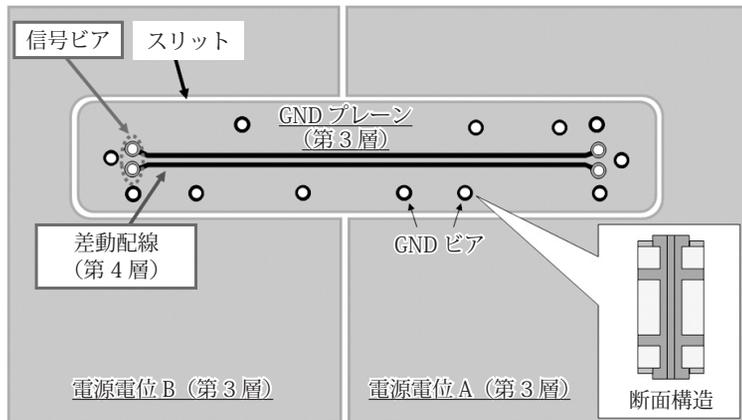
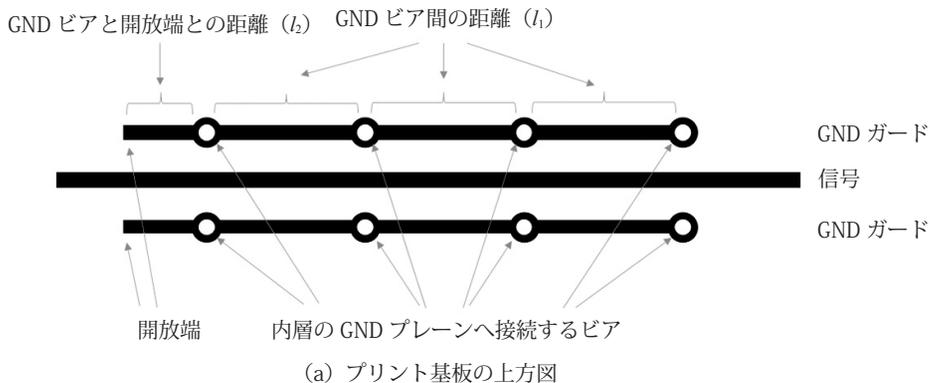


図 5 電源プレーン内に設ける GND プレーン

リファレンスプレーンの電位は、配線に接続するドライバーとレシーバーと関係があるものにする必要がある。例えば CMOS の場合、リファレンスプレーンの電位が供給電源 VDD または GND (VSS) であれば、ドライバーからの信号出力に伴い、戻り電流が半導体からプリント配線板へと連続して伝わるが、これ以外の場合はリターンパス不連続となり上記の問題が生じる原因となる。

特に外層配線の場合、信号配線からの放射ノイズを抑制するため、配線と同一層に配線と平行するよう GND 電位の配線を配置することがある。これを GND ガードと呼ぶ。この GND ガードには GND 電位のビアを複数配置し、内層の GND 電位のべたプレーンと接続する。配線への信号伝搬に伴い、この近傍の導体である GND ガードに戻り電流が生じ、GND ビア同士の距離や、GND ビアと GND ガード開放端との間の距離に応じて特定の周波数で共振が生じる。GND ガードの模式図と共振周波数の式を図 6 に示す。



1/2 波長共振 (GND ビア間距離 l_1) $f = \frac{nc_0}{2l_1\sqrt{\epsilon_r}}$ 1/4 波長共振 (GND ビア開放端距離 l_2) $f = \frac{(2n-1)c_0}{4l_2\sqrt{\epsilon_r}}$

外層の場合、比誘電率 ϵ_r は実効値 (絶縁層材料の ϵ_r に 0.7 ~ 0.8 程度を乗じた値) とする。

(b) 共振周波数の式

図 6 GND ガード

この式より、1 GHz で比誘電率 4.2 の一般 FR-4 材料を用いたマイクロストリップの場合、GND ビア同士の距離が 88 mm のとき 1 GHz で共振する。GND ビアと開放端との距離が 44 mm のときと同じ周波数で共振する。このとき、配線を伝搬する信号の 1 GHz の周波数成分は GND ガードの共振に使われるため、伝送損失が顕著になる。この対策としては、GND ビア同士や GND ビアと開放端との距離を短くすることである。距離を 1/10 にすると、共振周波数は 10 倍になる。

4. ビアの設計

プリント配線板において、層間の電気的な接続用の穴のことをビアと総称し、特に貫通構造のものをスルーホールと呼ぶ。プリント配線板における信号伝搬経路は上述の配線だけでなく、ビアや部品実装用パッドからも構成される。ビアやパッドといった局所的な部位でのインピーダンス不連続点があると信号の反射や共振が生じ、伝送損失となるため、このような部位についても特性インピーダンスを制御する必要がある。

配線についてはリファレンスプレーンを設けることによって戻り電流の経路を容易に確保できるが、この配線についてスルーホールを経由して別の層の配線に接続するとき、これら 2 つの配線のリファレンスプレーンが同じであれば、リターンパス確保の観点で問題はない。異なる場合はビアの近傍に配線のリファレンスプレーンと同じ電位のビアを配置し、接続先の配線に対応する新たなリファレンスプレーンに接続する必要がある。このとき、もとのリファレンスプレーンが GND 電位であれば、図 5 のように新たなリファレンスプレーンに GND 電位の領域を設けるとリターンパスの連続性を信号経路全体で確保できる。

このように、信号用スルーホールの近傍にリターンパス確保用の GND ビアを設けた構造について、これらの位置や穴径、内層のリファレンスプレーンにおけるスルーホールに対するクリアランスホールの径を調整することによって、TDR (タイム・ドメイン・リフレクトメトリ) 観測上の特性インピーダンスを配線と同じにすることができる²⁾。信号用スルーホールについては、内層の配線に接続する場合、信号伝搬に関係のない余分な導体が生じる。この導体をスタブと呼ぶ。このスタブがあるスルーホールであっても、上述の設計仕様の調整を行うことによって特性インピーダンスコントロールが可能である。この例はすでに図 1 で示した。具体的な設計値を図 7 に示す。このような構造をとることによって、信号伝送用スルーホールについても特性インピーダンスを配線と同じにすることができ、伝送損失の抑制が可能となる。

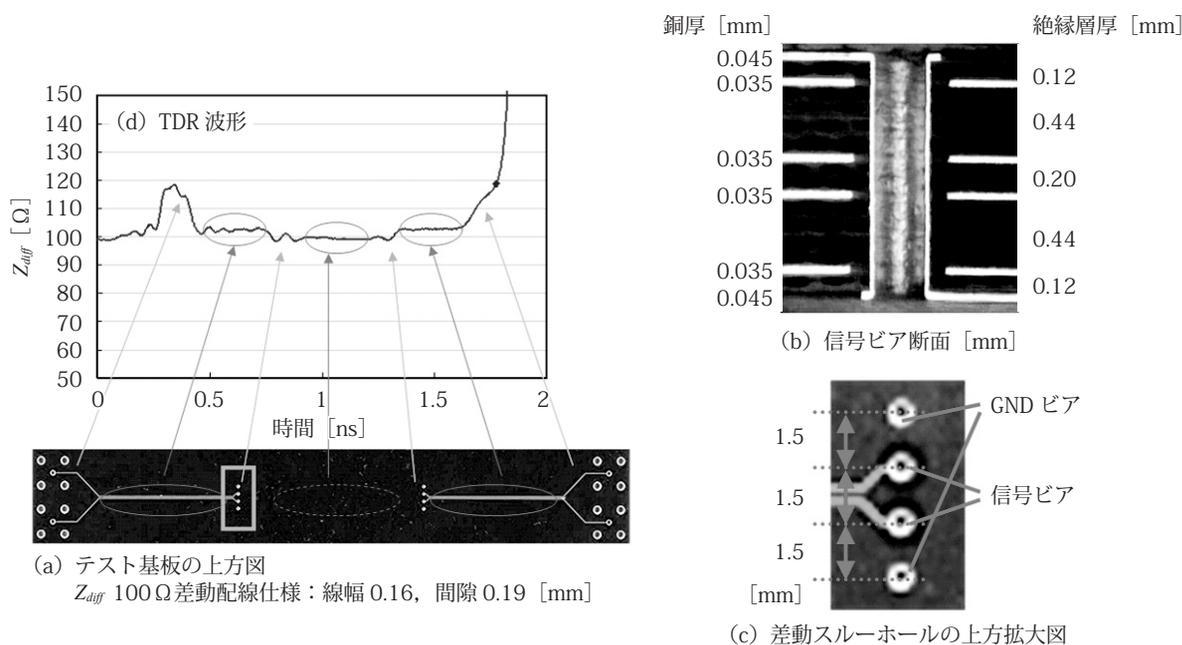


図 7 差動伝送用スルーホールのインピーダンスコントロールの例

スタブがあるスルーホールについても特性インピーダンスコントロールが可能であることを説明したが、構造上、スタブ長が4分の1波長共振に対応する周波数で急峻な伝送損失の増加（ディップ）が生じる。図8は、スタブが長いほど低周波側でディップが生じる様子を示している。このようなディップの発生を防ぐには、ビアを用いないか、これを用いる場合はスタブが生じないような配線接続方法を選択する必要がある。これら以外の方法として、ビアのスタブを機械的に除去する方法がある。この加工はバックドリルやカウンターボーリングと呼ばれる。この加工を施した製品例を図9に示す。プリント配線板の厚み精度や、バックドリル加工の機械精度を考慮し、スタブを完全に除去する事は難しく、0.1 mm 程度は残す設定にするのが一般的である。

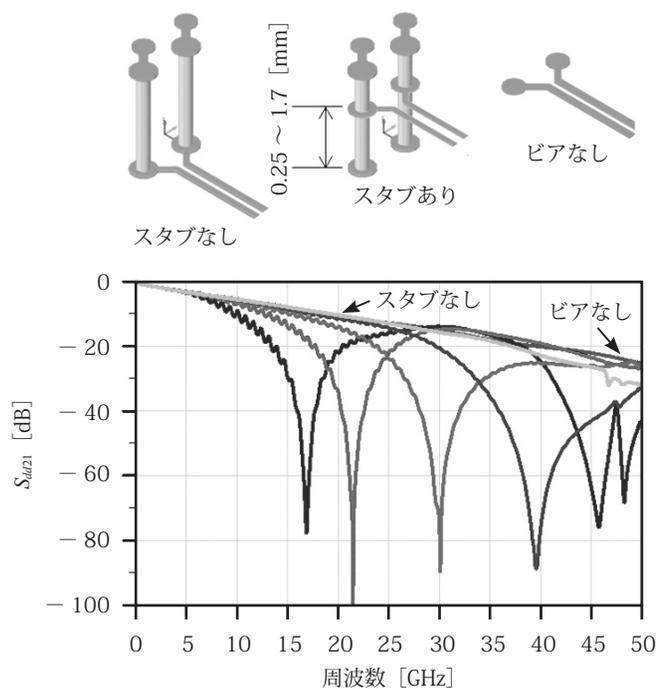


図8 ビアスタブと S_{dd21}

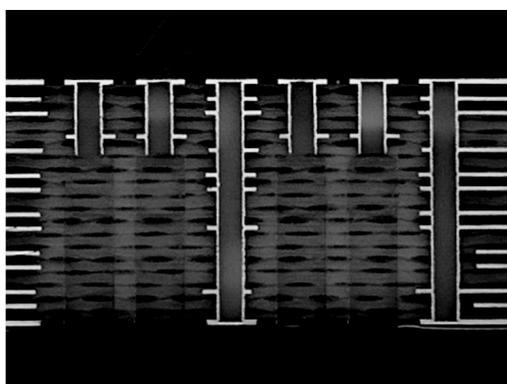


図9 バックドリル加工済みスルーホール

5. 部品実装部位の設計

部品実装用のパッドは一般に信号配線よりも太く、容量性となるため、特性インピーダンスが低下してインピーダンス不連続点となり、伝送損失が増加する。これを抑制する手段として、パッド部の内層のべたプレーンに、パッドの大きさと同程度の抜きを設ける方法がある。これによって寄生容量が減少し、これを最適化することによってTDR観測上の特性インピーダンスを配線と同じにすることができる⁴⁾。これによって伝送損失の増加を防ぐことができる。この

適用領域としては、表面実装用コネクタや、AC カップリング用コンデンサの搭載部位がある。

6. プレーン共振

ビアとパッドの設計を最適化して伝送経路全体の特性インピーダンスを制御しても、顕著な伝送損失が生じ、高周波成分が伝搬しないことがある。この原因としてプレーン共振がある。コネクタの実装部位やビア等において伝搬信号の伝送モードが変化すると、プレーンの寸法に対応するある周波数でプレーン共振を励起し、これに伝搬信号のエネルギーが使われることによる⁴⁾。プリント配線板の信号伝送で伝送損失を抑制するには、伝送経路全体の特性インピーダンスを制御するだけでなく、プレーン共振の抑制も重要である。この手法としては、プレーン同士の短絡点間の距離を短くすることで、共振点を高周波側へシフトさせる方法が一般的である。

7. 伝送損失低減のためのパターン設計方法⁵⁾

配線の長さに比例して伝送損失が増加する。差動配線の長さが 50, 100, および 150 mm のテスト基板について伝送損失を測定した例を図 10 に示す。この例は、配線両端の SMA コネクタと、これにつながるシングルエンド配線部分を含むものであり、これらの部分による損失のオフセットはあるが、配線長が 2 倍, 3 倍となるに伴い、伝送損失もほぼ同様に増加していることが分かる。したがって、配線長はできるだけ短くすると良い。

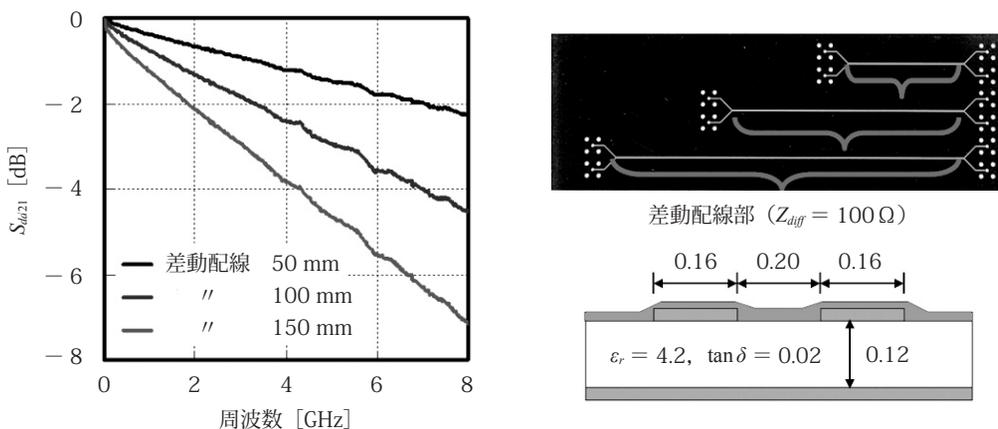


図 10 信号配線長に伴う伝送損失の増加

差動配線の設計仕様について考える。差動インピーダンスを例えば 100 Ω にコントロールする際、その配線幅はシングルエンド・インピーダンスで 50 Ω となる場合が最大値となり、この場合、配線同士の間隙を十分に離す必要がある。これを基準として、間隙を小さくして、配線幅を細くすることでも差動インピーダンス 100 Ω が得られる。したがって、いくつもの選択肢がある。図 11 は、マイクロストリップとストリップラインのそれぞれについて、差動インピーダンスが 100 Ω になる設計仕様の異なる 3 種類のプリント配線板を準備し、単位長さ当たりの伝送損失を測定した例である。マイクロストリップの場合、配線幅が 0.11 mm のとき、これが 0.16 mm の場合と比較して伝送損失が増加しているのがわかる。0.21 mm にしても、0.16 mm と同様であった。ストリップラインの場合は、配線幅が 0.09 mm, 0.14 mm, 0.17 mm と増加するに伴い、伝送損失が減少している。このように、特性インピーダンスが一定の条件下、概して配線幅を太くすることは伝送損失の低減に効果がある。

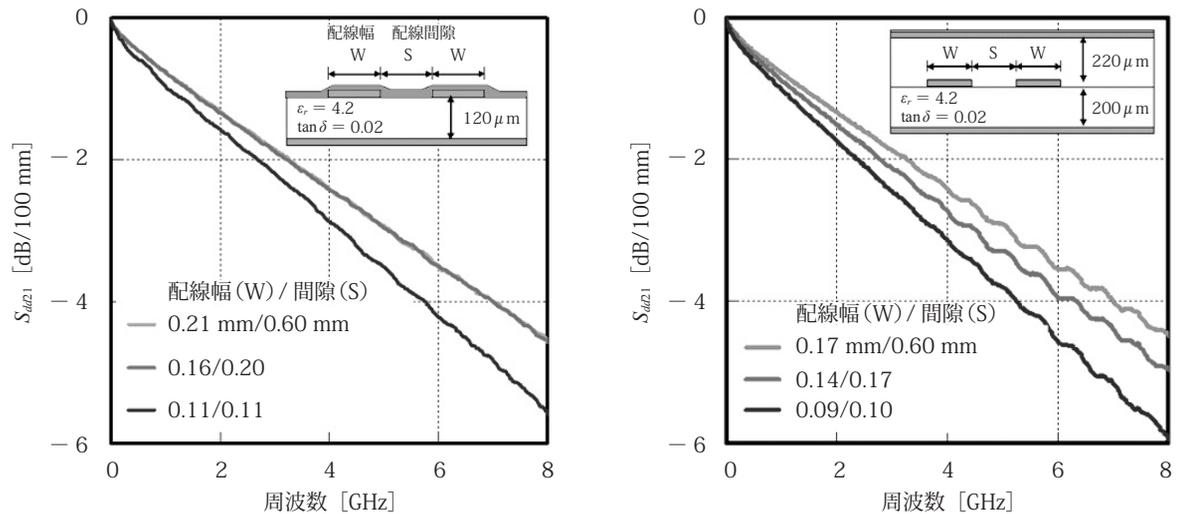


図 11 信号配線長に伴う伝送損失の増加

配線に曲げを設けると、その部分で特性インピーダンスが低下し、伝送損失の増加が懸念される。これを実験的に検証したのが図 12 である。この例では、曲げのない直線の場合との比較として、曲げ角度 45 度と 90 度のものを準備、測定した。この結果、8 GHz までの周波数においてはこの 3 者の伝送損失は同等であった。したがって、安全をみて、伝送損失低減のための曲げの角度としては 45 度（なす角として 135 度）を基準にすると良い。

なお、曲げは放射の原因となり、損失よりも EMC 問題の発生が重要である。

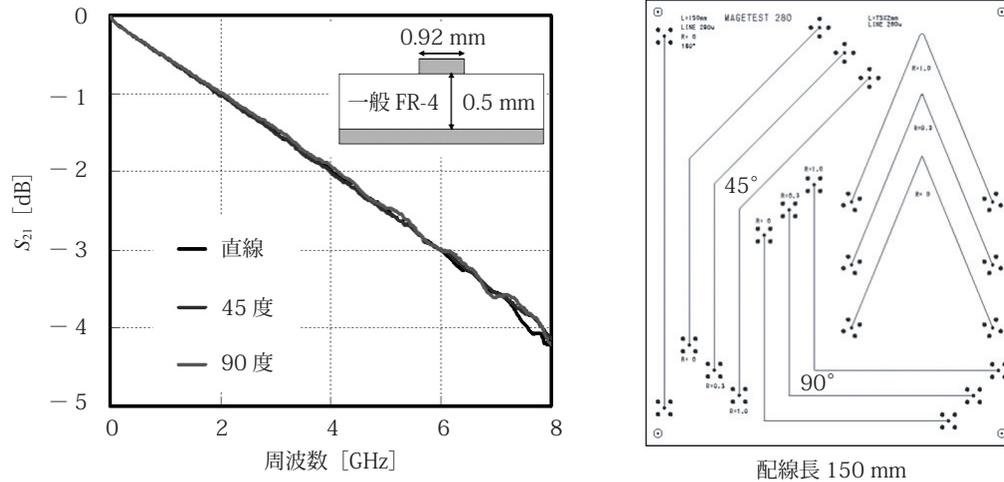


図 12 配線の曲げと伝送損失

べたプレーンのスリットを、別の層の配線が横断すると伝送損失が増加することを先に述べた。図 13 は、これを差動配線で検証した例である。ここでは、差動配線の差動インピーダンスは 100Ω 一定の条件下、配線幅と間隙は 3 種類のマイクロストリップとして、この表層の配線層に隣接する層にべたプレーンを配置し、ここにスリットが有るものと無いものを準備した。べたプレーンにスリットが無い場合、配線幅 0.21 mm / 間隙 0.6 mm のとき最も伝送損失が小さい。幅 0.16 mm / 間隙 0.2 mm の場合はわずかに劣化し、これが 0.11 mm / 0.11 mm になると明らかに伝送損失が増加する。これに対し、べたプレーンのスリットを横断することで、配線幅 0.21 mm / 間隙 0.6 mm の場合は伝送損失が増加し、また周期的な損失の増加も見られる。0.16 mm / 0.2 mm でスリット横断ありの場合も伝送損失は増加するが、前述の使用の場合に比して抑えられている。

配線幅 0.11 mm / 間隙 0.11 mm の場合は、隣接層のべたプレーンのスリット横断の有無は伝送損失にほとんど影響していないが、絶対値として前出の 2 つの場合よりも伝送損失は大きい。したがって、べたプレーンのスリット横断がやむを得ない差動配線について、その伝送損失を低減したい場合、差動配線内の結合をある程度持たせた方がよい。

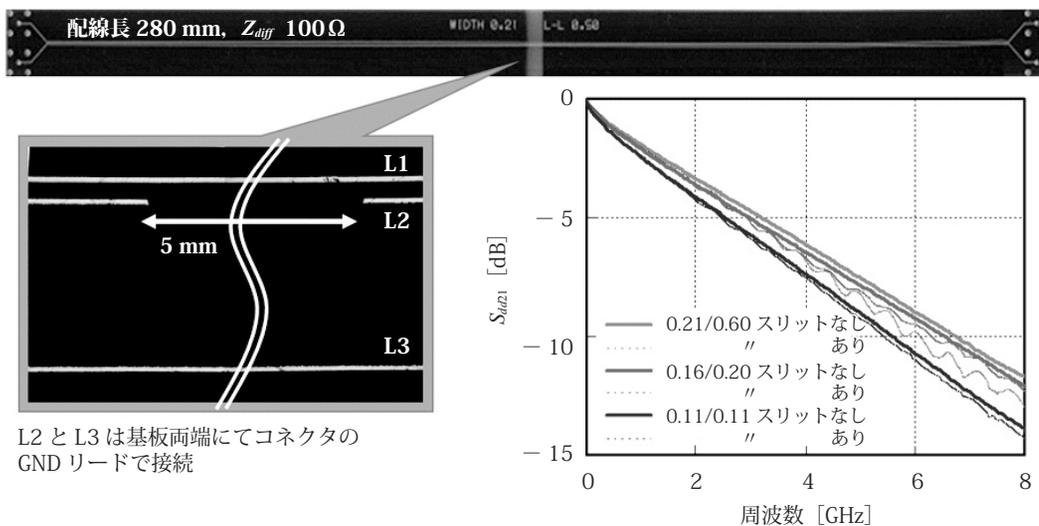


図 13 べたプレーンのスリット横断が差動配線の伝送損失に及ぼす影響

差動配線特有の設計方法について解説していく。差動 2 線の配線長を揃えることは、オッドモード伝送の透過利得を維持、換言すれば伝送損失を抑制する上で重要である。この 2 線の配線長差が生じる部位としては、コネクタや BGA パッケージの半導体からの引き出し部分がある。これらの部位については、できるだけ信号源の近くで配線の冗長箇所（ミアンダ配線と呼ばれる）を設け、差動 2 線の配線長を揃えるのが良い。この実施例を図 14 に示す。ここで、引き出し対象のランドやパッドのごく近傍の場所では結合のないシングルエンド配線となる。このような箇所のインピーダンスコントロールとして、差動インピーダンス指定値の半分のシングルエンド・インピーダンスになるよう配線幅を選択する。たとえば差動配線の差動インピーダンスが 100 Ω の場合、結合のないシングルエンド部分のシングルエンド・インピーダンスを 50 Ω にする。これによって、配線引き出し部分から配線に結合がある部分まで差動インピーダンスを一定にでき、インピーダンス不連続を防ぐことができる。また、配線の曲げが生じる部分では、内側は配線長が短くなる。このため、右への曲げ回数と右のそれを同じにすると全体での配線長を揃えることができる。

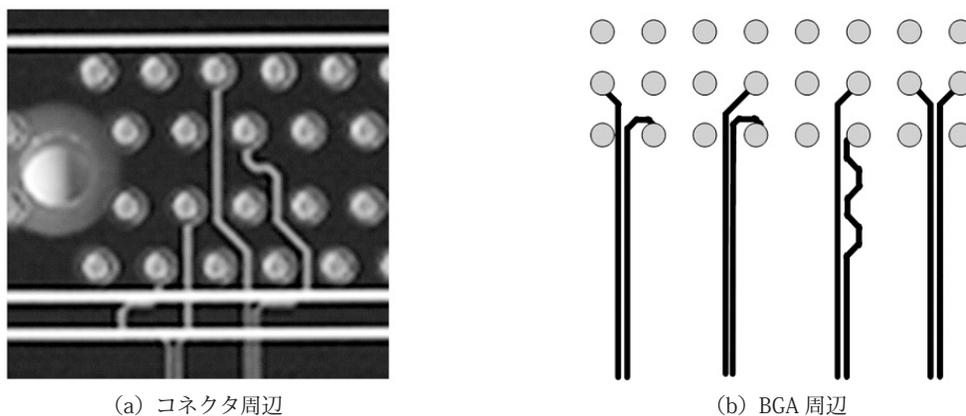


図 14 コネクタや BGA からの差動配線の引き出し例

差動2線が対称でないとコモンモードが生じ、オッドモードの伝送損失が増加することになるため、配線における信号の伝送方向を基準に、左右を対称にする必要がある。この対象の箇所と例としては、ACカップリング用コンデンサの部位がある。ビアについても対象となる。なお、波形観測用のプロービングポイントも同様であり、この部位についてはスタブの最小化を図ると良い。図15はこれらの例である。ここで、ACカップリング用コンデンサの配置については悪い例、プロービングポイントに関しては比較的良くない例も併記した。

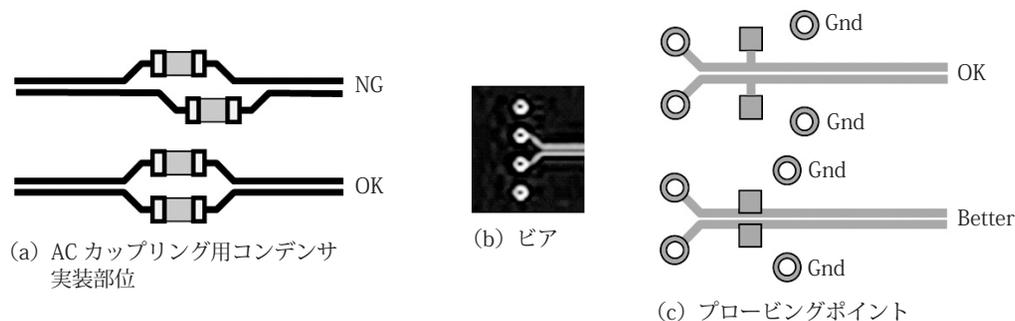


図15 差動配線の信号伝送方向に対する左右対称の設計例

なお、直接伝送損失には関係ないが、コモン・モードへ変換された信号成分は放射に関係し、EMC発生の原因となることがあるので注意を要する。

おわりに

高速信号伝送用プリント配線板の信号配線について、伝送損失低減のためのパターン設計方法を解説した。

文 献

- 1) 田中顕裕：“高速差動伝送に対応したプリント配線板パターン設計の実際”，エレクトロニクス実装学会誌，Vol. 8，No. 4，pp. 271-276（2005）
- 2) “設計事例に見る高速信号設計”，日経エレクトロニクス，2005年12月5日号，pp. 138-145（2005）
- 3) 田中顕裕：“プリント配線板の設計開発に関する最近のトレンドー高速メモリバス編ー”，エレクトロニクス実装技術，2018年6月号，p. 42（2018）
- 4) 田中顕裕 他：“高速伝送対応基板の最新動向”，エレクトロニクス実装学会誌，Vol. 18，No. 5，pp. 331-336（2015）
- 5) 荒井信隆，里見尚志，田中顕裕：“改訂新版 PCI Express 入門講座”，第7章・第10章，電波新聞社（2008）